

МЕТОД ТА АЛГОРИТМ МНОЖЕННЯ У ДВОВИМІРНІЙ СИСТЕМІ ЧИСЛЕННЯ МАТРИЧНОГО РАДЕМАХЕРА

Тернопільська академія народного господарства,
вул. Львівська, 11, м. Тернопіль Україна

Анотація. В даній статті представлено теоретичні основи матричної системи числення. Здійснено порівняння швидкодії операції множення над векторним та матричним Радемахером. Також представлено алгоритм міжбазисного переходу матриця - вектор, вектор-матриця. Представлено дослідження, які показують альтернативне представлення кодів чисел у матричному Радемахері. Розроблена інформаційна технологія виконання операції множення, яка може бути ефективно використана для створення високопродуктивного, мультибазисного процесора.

Abstract. In this article the theoretical principles of matrix calculus system are presented. The comparison of rapid multiplication operation with vector and matrix Rademacher is accomplished. Also there is an algorithm of interbases transition "matrix-vector", "vector-matrix". The research that show the alternative number codes representation in matrix Rademacher. The informational technology of multiplication operation processing is developed which can be efficiently used for making the highly-productive, multi-bases processor.

Ключові слова: векторний і матричний Радемахер, міжбазисний перехід, операції множення

ВСТУП

Розвиток теорії універсальних та спеціалізованих процесорів тісно пов'язаний з відповідним розвитком двійкової системи числення, тобто теоретико-числового базису Радемахера. Сучасні досягнення у створенні високопродуктивних процесорів пов'язані з розробкою теорії паралельних обчислень, потокової та конвеєрної організації виконання програм, застосування зверх оперативної та асоціативної багаторівневої пам'яті, а також становлення та розробка теоретичних положень вертикальної інформаційної технології.

Жорсткі зростаючі вимоги до швидкодії процесорів стимулювали дослідження у застосуванні інших, відмінних від базису Радемахера, теоретико-числових базисів (ТЧБ). Наприклад, відомі успішні застосування базису Крестенсона, який породжує систему числення залишкових класів (СЗК), базису Галуа, який породжує коди поля та систему числення Галуа, а також базис Уолша, який використовується при створенні комунікаційних та сигнальних процесорів у комп'ютерних мережах. Приведені базиси мають ряд переваг і недоліків в різних спец операціях, тому є доцільним створити окремий базис під конкретну спец операцію.

Розглянемо спецпроцесор кореляційної обробки (Рис.1). Найбільш широко вживаний базис в якому проводяться логічно арифметичні операції є базис Радемахера. Операція множення в базисі Радемахера є найбільш швидкодіюча, коли ми виконуємо операцію зсуву, що еквівалентна множенню на два. Проте для множення на інші n вона є недоцільною за рахунок переносів, що впливає на час обробки спецпроцесора. Тому актуальною задачею є створення спецпроцесора множення в двовимірній системі числення матричного Радемахера.

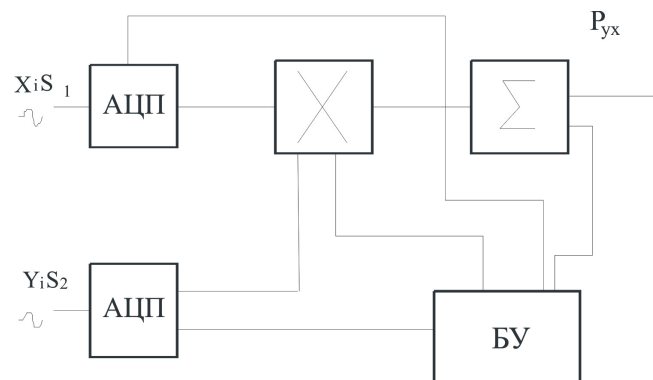


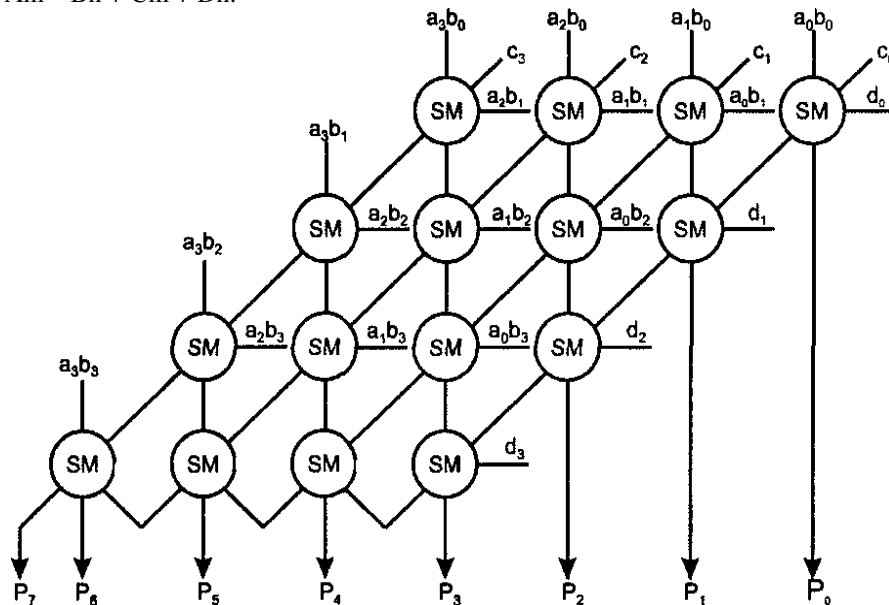
Рис.1. Структурна схема спецпроцесора кореляційної обробки

ВИКОНАННЯ ОПЕРАЦІЇ МНОЖЕННЯ У БАЗИСІ РАДЕМАХЕРА

Нехай маємо два цілих двійкових числа без знаків $A_m = a_{m-1} \dots a_0$ і $B_n = b_{n-1} \dots b_0$. Їхнє перемноження виконується за відомою схемою перемноження у стовпчик [2].

Вираз виражається числом $P_{m+n-1} = P_{m+n-1} P_{m+n-2} \dots P_0$. Члени вигляду $a_j b_i$, де $i = 0 \dots (m-1)$ і $j = 0 \dots (n-1)$ виробляються паралельно в часі кон'юнктурами. Їх складання в стовпцях, яке можна виконувати різними способами, складає основну операцію для помножувача і визначає майже цілком час перемножування.

Матричні помножувачі можуть бути просто блоками множення (БМ) або блоками множення і сумування (БМС), останні забезпечують зручність нарощування розмірності помножувача. БМС реалізує операцію $P = A_m * B_n + C_m + D_n$.



a

Рис.2. Схема блоку множення-сумування в базисі Радемахера

Час виконання операції множення в такому помножувачі сума затримок сигналів в компонентах для вироблення членів $a_i b_j$ і затримки в найбільш довгому ланцюжку передачі сигналу в матриці одно-розрядних суматорів, рівною $2n-1$ ($m+n-1$ в загальному випадку). Таким чином, $t_{MPL} = t_K + (2n-1)t_{SM}$.

МЕТОД ТА АЛГОРИТМ МНОЖЕННЯ У ДВОВИМІРНІЙ СИСТЕМІ ЧИСЛЕННЯ МАТРИЧНОГО РАДЕМАХЕРА

Альтернативним представленням чисел є матрична система числення [1], виконання операції множення двох VR чисел X_i та Y_i в матричній системі численні представлена на рис.3.

Нехай маємо $x_i = 5_{(10)}$; $y_i = 6_{(10)}$, $X_i = 0101_{(2)}$ $Y_i = 0110_{(2)}$ тоді $R_{xy} = 1/n \sum x_i * y_i \cdot \tau$.

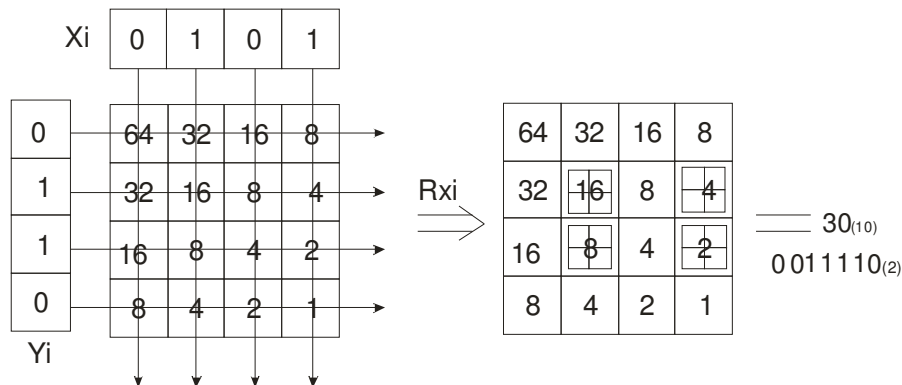


Рис.3. Операція множення у матричному Радемахері

На рис. 4 представлено результат множення у двовимірній системі числення Радемахера.

64	32	16	8
32	16	8	4
16	8	4	2
8	4	2	1

$\underline{\hspace{1cm}} 30_{(10)}$
 $0011110_{(2)}$

Рис. 4. Результат множення у MR-кодi

Операція множення 2-х VR чисел виконується за 1 такт вентиля і запам'ятовується в D тригерах матриці Dis – тригерів (2 V затримка в D тригері) компонент такої матриці представлено на рис. 5.

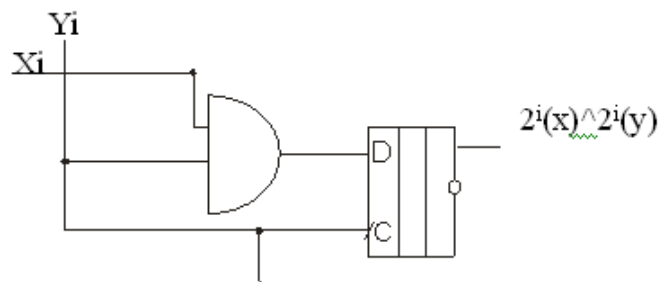


Рис.5. Компонент матриці множення

Таким чином час виконання операції множення в двовимірній системі числення матричного Радемахера набуває такого вигляду $T_{mpl} = \sum_{i=1}^n t_{ki} + (2n-1)t_{sm}$.

ПОРІВНЯННЯ ОПЕРАЦІЙ МНОЖЕННЯ У ВЕКТОРНІЙ ТА МАТРИЧНІ СИСТЕМАХ ЧИСЛЕННЯ

Проаналізувавши операцію множення в матричній системі числення на базисі Радемахера (векторному), ми отримали графік (Рис.6), на якому чітко спостерігаються переваги матричної системи числення для операції множення, що заощаджує час для обробки інформації спец процесором.

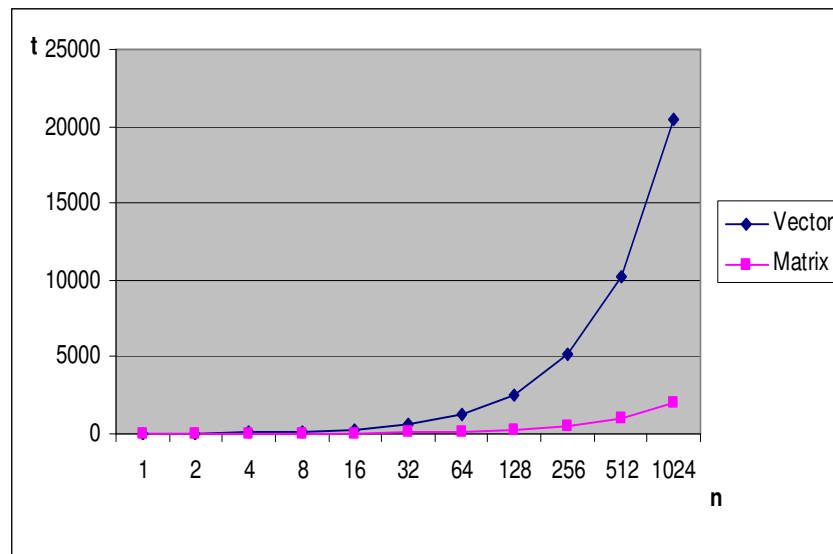


Рис.6. Порівняння операції множення в базисі Радемахера та матричного Радемахера

ВИСНОВКИ

Проведені дослідження показують альтернативне представлення кодів чисел у вигляді матричної системи числення, що відкриває перспективи застосування таких систем числення та пошуку методів їх обробки з покращеними системними характеристиками.

Розроблена інформаційна технологія виконання операції множення, яка може бути ефективно використана для створення високопродуктивного мультибазисного процесора.

СПИСОК ЛІТЕРАТУРИ

1. Круцкевич О.Д. Матричні системи числення / О.Д. Круцкевич, Я.М. Николайчук // Вісник Хмельницького національного університету. – №3. – 2007. – Т.1. – С. 62 – 64.
2. Угрюмов Е. Цифровая Схемотехника / Е. Угрюмов. – СПб.: БВХ-Петербург, 2002. – 528с.
3. Theory and technique of high multibazysnyh processors / O. Krutskivych, Y. Nykolaichuk, S. Kulyna, O. Volynskiy // The issues of Calculation Optimization. –2009. – V.2. – P.165 – 169.

Надійшла до редакції 21.06.2010р.

НИКОЛАЙЧУК Я.М. – д.т.н., професор, завідувач кафедри спеціалізованих комп'ютерних систем, академік Української академії наук Національного Прогресу, член президії асоціації "Вчені Прикарпаття", член американського інституту ІЕЕЕ, Тернопільська академія народного господарства, м. Тернопіль, Україна

